

(2) **PATENT ABSTRACTS OF JAPAN**

(11)Publication number : 2003-282567

(43)Date of publication of application : 03.10.2003

(51)Int.Cl.

H01L 21/318
H05H 1/16
// H01L 29/78

(21)Application number : 2002-085225

(71)Applicant : HITACHI KOKUSAI ELECTRIC INC

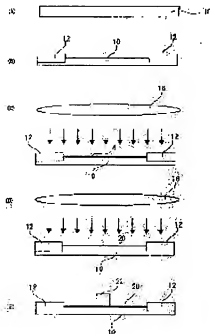
(22)Date of filing : 26.03.2002

(72)Inventor : YAMASUMI NAOYA
TSUNODA TORU
TERASAKI TADASHI
OGAWA UNRYU

(54) METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE, AND SEMICONDUCTOR DEVICE**(57)Abstract:**

PROBLEM TO BE SOLVED: To suppress a leak current of a insulation film by suitably introducing nitrogen atoms into an oxide film.

SOLUTION: A type of plasma treatment apparatus that has a tubular electrode and a means for forming a magnetic line of force is used. Kr/O₂ plasma 16 is generated and an oxide film 14 is formed on a semiconductor device substrate 10. The same plasma apparatus as one that forms the oxide film 14 is continuously used to generate nitrogen plasma 18 for nitriding the oxide film 14, and then to form an oxynitrided film 20. The thickness of the oxynitrided film 20 is 25 Ångström; or smaller, the peak of a nitrogen concentration is 20-40%, and the nitrogen concentration at an interface between the oxynitrided film 20 and semiconductor substrate 10 is 3% or lower.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-282567

(P2003-282567A)

(43) 公開日 平成15年10月3日 (2003. 10. 3)

(51) Int.Cl. ⁷	識別記号	F I	テラード* (参考)
H 0 1 L 21/318		H 0 1 L 21/318	C 5 F 0 5 8
H 0 5 H 1/16		H 0 5 H 1/16	5 F 1 4 0
// H 0 1 L 29/78		H 0 1 L 29/78	3 0 1 G

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願2002-85225(P2002-85225)

(22) 出願日 平成14年3月26日 (2002. 3. 26)

(71) 出願人 000001122

株式会社日立国際電気
東京都中野区東中野三丁目14番20号

(72) 発明者 山角 直也

東京都中野区東中野三丁目14番20号 株式
会社日立国際電気内

(72) 発明者 角田 徹

東京都中野区東中野三丁目14番20号 株式
会社日立国際電気内

(74) 代理人 110000039

特許業務法人アイ・ビー・エス

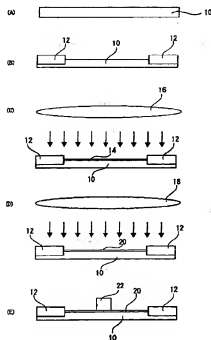
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法及び半導体装置

(57) 【要約】

【課題】 酸化膜に窒素原子を適切に導入することにより、絶縁膜のリーク電流を抑制する。

【解決手段】 簡状電極及び磁力線形成手段を有する形式のプラズマ処理装置が用いられる。Kr/O₂ プラズマ16を生成し、半導体基板10に酸化膜14を形成する。この酸化膜14を形成したのと同じプラズマ装置を連続して用い、窒素プラズマ18を生成し、酸化膜14を窒化し、酸化窒化膜20を形成する。この酸化窒化膜20の膜厚が25Å以下であり、窒素濃度のピークが20〜40%であり、酸化窒化膜20と半導体基板10との界面の窒素濃度が3%以下である。



【特許請求の範囲】

【請求項1】 処理室と、該処理室周囲に配置された筒状電極及び磁力線形成手段とを有するプラズマ処理装置を用い、前記筒状電極に高周波電力を印加しながら前記処理室に処理ガスとして窒素ガスを供給及び排気して、プラズマ活性な窒素ガスにより処理室内に配置された表面が酸化されている基板を酸化処理することにより酸化膜を形成し、該酸化膜の膜厚が25Å以下であり、該酸化膜の窒素濃度のピークが20～40%であり、該酸化膜と前記基板との界面の窒素濃度が3%以下であることを特徴とする半導体装置の製造方法。

【請求項2】 前記処理ガスに、更にHeガスを加えて処理することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 基板に絶縁膜として酸化膜が形成され、該酸化膜の膜厚が25Å以下であり、該酸化膜の窒素濃度のピークが20～40%であり、該酸化膜と前記基板との界面の窒素濃度が3%以下であることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマ処理を用いた半導体装置（半導体デバイス）の製造方法及び半導体装置に関するものである。

【0002】

【従来の技術】例えばシリコン半導体基板を基にしたMOS型半導体装置の製造においては、シリコン半導体基板表面上にシリコン酸化膜からなるゲート酸化膜を形成する必要がある。また、薄膜トランジスタ（TFT）の製造においても、同様に透明ガラス基板上に設けられたシリコン層の表面にゲート酸化膜を形成する必要がある。このゲート酸化膜は、半導体装置の信頼性を担っており、このシリコン酸化膜には高い絶縁破壊耐性と長期信頼性が要求されている。

【0003】近年、CMOSトランジスタにおいては、低消費電力化のために低電圧化が図られており、そのためにPMOS半導体素子とNMOS半導体素子に対して十分低く、かつ対称な閾値電圧が要求される。この要求に対応するために、PMOS半導体素子においては、これまでのn形不純物を含むポリシリコン層から構成されたゲート電極に替わり、p形不純物を含むポリシリコン層から構成されるゲート電極が用いられるようになっている。ところが通常用いられているp形不純物原子であるボロン原子（B）は、ゲート電極形成後の半導体製造工程における様々な熱処理工程によりゲート電極からゲート酸化膜を通過し、シリコン半導体基板まで到達し、PMOS半導体素子の閾値電圧を変化させることとなる。

【0004】また、この現象は、半導体素子のデザインルールの微細化及び低消費電力化に伴う低電力化のため

などにより、ゲート酸化膜を薄くした場合には、より顕著に現われることになる。

【0005】

【発明が解決しようとする課題】上述の不純物原子であるボロン原子（B）のシリコン半導体基板内への拡散を抑制するためには、ゲート酸化膜中に窒素原子を導入することが考えられる。熱窒化法を用い高温中にアンモニア雰囲気中でゲート絶縁膜中に窒素原子を導入することが可能である。しかしながら、この熱窒化法を用いた場合、窒素原子はゲート酸化膜を通過してシリコン半導体基板中にも進入し、半導体素子の電流駆動能力の低下を引き起こしてしまう。そこで、本発明は、酸化膜に窒素原子を適切に導入することにより、絶縁膜のリーク電流を抑制することを目的としている。

【0006】

【課題を解決するための手段】上記課題を解決するため、本発明の第1の特徴とするところは、処理室と、該処理室周囲に配置された筒状電極及び磁力線形成手段とを有するプラズマ処理装置を用い、前記筒状電極に高周波電力を印加しながら前記処理室に処理ガスとして窒素ガスを供給及び排気して、プラズマ活性な窒素ガスにより処理室内に配置された表面が酸化されている基板を酸化処理することにより酸化膜を形成し、該酸化膜の膜厚が25Å以下であり、該酸化膜の窒素濃度のピークが20～40%であり、該酸化膜と前記基板との界面の窒素濃度が3%以下である半導体装置の製造方法にある。ここで、処理室と、該処理室周囲に筒状電極及び磁力線形成手段を配置したプラズマ処理装置を用いるのは、プラズマの電子温度を低く抑え、酸化膜と基板との界面の窒素濃度を低くするためである。酸化膜の膜厚を25Å以下にすることにより、半導体素子のデザインルールに適合することができる。酸化膜の窒素濃度のピークと、酸化膜と基板との界面の窒素濃度とは、トレードオフの関係にあるが、上述した範囲とすることにより、絶縁膜としてのリーク電流防止と、基板への窒素原子の進入防止とのバランスを保つことができる。

【0007】処理ガスに、更にHeガスを加えて処理することが好ましい。Heガスを加えると、Heガスが活性するエネルギーバンドが大きいので、Heガスを加えない場合と比較すれば、N₂の解離も増えて、酸化されている基板の窒素化をより促進することができ、同じ窒素濃度のピークを維持させる場合は、酸化膜と基板との界面の窒素濃度をより低くすることができる。

【0008】なお、特開2001-160555号公報においては、プラズマ処理装置を用いてシリコン基板に酸化膜と窒素膜とを連続して形成する半導体装置の製造方法について開示されているが、酸化膜を形成する点と、酸化膜の特性については開示されていない。この従来例においては、例えば2.45GHzのマイクロ波をプラズマ源としており、このマイクロ波で励起された

プラズマは、電子温度 $T_{\text{e}} \text{ eV}$ が高くなり ($T_{\text{e}} > 5 \text{ eV}$)、本発明のように、酸化膜を形成しようとした場合は、酸化膜と基板との界面の窒素濃度を3%以下にすることは困難である。それに対し、本発明においては、上述した変形マグネトロン型プラズマ処理装置を用いているので、プラズマの電子温度 T_{e} を低く (例えば $T_{\text{e}} < 1 \text{ eV}$) することができ、酸化膜と基板との界面の窒素濃度を3%以下にすることができる。また、上記従来例においては、基板表面を窒化する処理ガスとして NH_3 、(または N_2 と H_2 の混合ガス) が用いられており、窒化膜に H 原子が存在し、耐圧、リーク電流等のデバイス特性に悪影響を及ぼすのに対し、本発明においては、処理ガスとして窒素ガスを用いるので、半導体デバイスの特性が良好である。

【0009】本発明の第2の特徴とするところは、基板に絶縁膜として酸化膜が形成され、該酸化膜の膜厚が2.5 Å以下であり、該酸化膜の窒素濃度のピークが20~40%であり、該酸化膜と前記基板との界面の窒素濃度が3%以下である半導体装置にある。したがって、絶縁膜として特性が優れた半導体装置を提供すること

【0010】

【発明の実施の形態】次に本発明の実施形態を図面に基いて説明する。図1において、本発明の実施形態における半導体装置の製造プロセスが示されている。まず図1(A)に示すシリコン基板等の半導体基板10上にLOCOS(Local Oxidation of Silicon)プロセスまたはSTI(Shallow Trench Isolation)プロセス等の周知方法により、図1(B)に示す素子分離領域12を形成する。

【0011】次に周知の方法で、ウェルイオン注入、チャネルストップイオン注入、閥値調整イオン注入等を行った後、後述する変形マグネトロン型プラズマ処理装置(Modified Magnetron Typed Processing System: 以下、MMT装置という。)を用いて、半導体基板10上に熱酸化膜同等以上の酸化膜14を形成する。MMT装置の処理室には、大量のクリプトン Kr と酸素とを導入し、 Kr/O_2 プラズマ16を生成し、酸化膜14を形成する。 Kr を用いるのは、 Kr の活性化エネルギーバンドが低く、 O_2 のラジカル励起エネルギーがよくマッチングするためである。このときの酸化膜13は、2.5 Å以下であり、好ましくは、5~2.5 Åである。

【0012】次に、MMT装置において、酸化膜14が形成された半導体基板10を同一処理室内で、 Kr/O_2 ガスを排気し、窒素ガスを導入してガス置換を行い、窒素雰囲気とし、図1(D)に示すように、窒素プラズマ18を生成し、処理室内に配置された表面が酸化されている半導体基板10を窒化処理することにより酸化膜20を形成する。この酸化膜20は、2.5 Å以下であり、好ましくは、5~2.5 Åである。また、酸化膜

10

20の窒素濃度のピークが20~40%であり、酸化膜20と半導体基板10との界面の窒素濃度が3%以下に調整されている。酸化膜20の窒素濃度のピークは高い程絶縁膜としてのリーク電流防止効果があるが、酸化膜20の窒素濃度のピークが40%を越えるようにすると、酸化膜20と半導体基板10との界面の窒素濃度が3%を越えると、半導体素子のモビリティ(移動度、即ち、半導体素子の電流駆動能力)が悪化するため、3%以下にする必要がある。

【0013】なお、窒素ガスに加えて He ガスを入れると、前述したように、酸化膜20と半導体基板10との界面の窒素濃度をより低くすることができる。

【0014】そして、図1(E)に示すように、CVD等の周知の方法により、ポリシリコン等からなるゲート電極22を形成する。このゲート電極22には、不純物としてボロン原子(B)が含まれる。その後、例えばワード線やキャパシタが形成され、例えばDRAMが構成される。このようにゲート電極22を形成した後の種々の熱処理工程により、ボロン原子(B)が拡散して半導体基板10まで到達しようとするが、酸化膜20の存在により防止することができる。

【0015】図2において、この実施形態に用いられるMMT装置24が示されている。MMT装置24は、処理室26を構成する真空容器28を有する。この真空容器28は、上部容器30と下部容器32とが上下に接合されて構成されている。上部容器30は、アルミナ、石英等のセラミックからなる。下部容器32は金属製である。上部容器30の周囲はカバー34に覆われている。

30

また、上部容器30はドーム状の天井部を有する円筒形であり、この天井部には、上蓋部36とシャワー板部38とが形成され、この上蓋部36とシャワー板部38との間に拡散室40が構成されている。上蓋部36には処理ガスを導入する導入口42が形成され、シャワー板部38には、多数のノズル44が形成されており、導入口42から導入された例えば2種の処理ガスは、拡散室40で混合・拡散され、シャワー板部38のノズル44から処理室26に供給されるようになっている。

【0016】処理室26には、基板を支持する基板支持体であるサセプタ46が配置されている。このサセプタ46には、基板を加熱するためのヒータが設けられている。また、下部容器32には、排気口48が設けられ、この排気口48から処理室26内の処理ガスが排気されるようになっている。

【0017】筒状電極50は、処理室26の周囲、即ち、上部容器30の外周に密着するように配置されている。また、磁力線形成手段52は、例えばリング状に形成された2つの永久磁石54、56から構成され、処理室26の周囲に配置されている。この2つの永久磁石54、56は、径方向で互いに逆向きに着磁されており、

50

処理室 26 内には一方の永久磁石 54 から中心方向に延び、他方の永久磁石 56 に戻る磁力線が形成される。

【0018】前述したセプタ 46 と筒状電極 50 とは、それぞれ整合器 58, 60 を介して高周波電源 62, 64 に接続されている。高周波電源 62, 64 は、例えば 1.3、56 MHz の周波数を持つ高周波電力を発生し、図示しない制御回路からの制御信号に応じて電力の大きさが調整され、整合器 58, 60 より位相が調整され、セプタ 46 と筒状電極に高周波電力を印加する。

【0019】次に MMT 装置 24 の作用について説明すると、まず処理すべき半導体基板をセプタ 46 に載置し、真空容器 28 内のガスを排気口 48 から排気して真空容器 28 内を真空状態にする。次にセプタ 46 を加熱し、半導体基板の温度を例えば 400°C まで加熱する。次に処理ガスを導入口 42 から導入する。この導入口 42 から導入された処理ガスは、拡散室 40 で拡散され、シャワー板部 38 のノズル 44 から処理室 26 に供給される。同時に高周波電源 62, 64 から高周波電力をセプタ 46 及び筒状電極 50 に供給する。処理室 26 においては、磁力線形成手段 52 により磁力線が形成され、セプタ 46 及び筒状電極 50 により高周波電界が形成されるので、プラズマが生成され、セプタ 46 上の半導体基板が処理される。所定時間経過後、高周波電源 62, 64 からの高周波電力の供給を停止し、真空容器 28 内のガスを排気口 48 から排気し、セプタ 46 上の半導体基板を処理室 26 から取り出して処理を終了する。

【0020】次に上記 MMT 装置を用いて前述した酸化膜を形成した実施例について説明する。

【0021】

【実施例 1】上記 MMT 装置を用いてシリコン基板上に 2.0 nm の酸化膜を形成した。プラズマ酸化条件は次の通りである。

RF パワー: 150 W

Kr 流量: 250 sccm

O₂ 流量: 10 sccm

圧力: 20 Pa

基板温度: 400°C

酸化時間: 20 sec

次に同じ MMT 装置において、ガス置換を行い、連続してプラズマ酸化処理することによって 2.0 nm の酸化膜を形成した。プラズマ酸化条件は次の通りである。

RF パワー: 500 W

N₂ 流量: 500 sccm

圧力: 30 Pa

基板温度: 400°C

酸化時間: 25 sec

【0022】この結果、図 3 に示す酸化膜を有するシリコン基板を得た。図 3 は、SIMS (二次イオン質量

分析装置 Secondary Ion Mass Spectrometry) 分析チャートであり、分析装置の一次加速イオン種には C⁺ を用い、一次加速電圧は 0.75 KV とし、スパッタレートは 0.01 nm/sec とし、イオンの定量を行った。酸化膜の窒素濃度のピークは、30% であり、酸化膜とシリコン基板との界面の窒素濃度は 3% であった。酸化膜中のみに特に表面部分に高濃度の窒素が導入されていることがわかる。

【0023】

10 【実施例 2】上記実施例 1 と同じプラズマ酸化条件に基づいて酸化膜を形成し、その後ガス置換を行い、連続してプラズマ酸化処理することによって 2.0 nm の酸化膜を形成した。窒素ガスに He ガスを加え、次のプラズマ酸化条件で行った。

RF パワー: 500 W

N₂ 流量: 250 sccm

He 流量: 250 sccm

圧力: 30 Pa

基板温度: 400°C

20 酸化時間: 25 sec

【0024】この結果、図 4 に示す酸化膜を有するシリコン基板を得た。分析条件は実施例 1 と同じであり、酸化膜の窒素濃度のピークは、32% であり、酸化膜とシリコン基板との界面の窒素濃度は 2.7% であった。He ガスを加えると、He ガスが活性するエネルギーバンドが大きいため、He ガスを加えない場合と比較すれば、N₂ の解離も増えて、酸化されている基板の窒素をより促進することができ、同じ窒素濃度のピークを持たせる場合は、酸化膜と基板との界面の窒素濃度をより低くすることができるものである。

30 【0025】なお、酸化膜の厚さは、Kr/O₂ プラズマ生成条件等を変えることにより 5~25 Å の範囲内で自由にコントロールすることができる。また、酸化膜の窒素濃度のピークは、窒素プラズマ生成条件等を変えることにより 20%~40% の範囲で自由にコントロールすることができる。

【0026】

【発明の効果】以上述べたように、本発明によれば、酸化膜の膜厚を 25 Å 以下とし、酸化膜の窒素濃度のピークを 20~40% とし、酸化膜と基板との界面の窒素濃度を 3% 以下としたので、酸化膜を絶縁膜とした場合にリーク電流を抑制することができるものである。

【図面の簡単な説明】

【図 1】本発明の実施形態に係る半導体装置の製造方法を示す側面図である。

【図 2】本発明の実施形態に係る半導体装置の製造方法に用いた MMT 装置を示す断面図である。

【図 3】本発明の実施例 1 の結果を示す SIMS 分析チャートである。

【図4】本発明の実施例2の結果を示すSIMS分析チャートである。

10 半導体基板

14 酸化膜

20 酸化化膜

24 MMT装置

* 26 処理室

28 真空容器

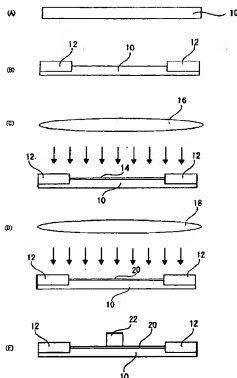
46 サセツタ

50 筒状電極

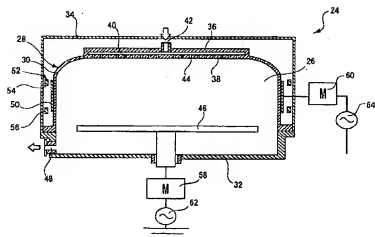
52 磁力線形成手段

*

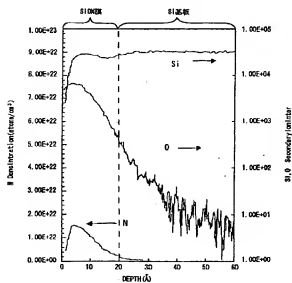
【図1】



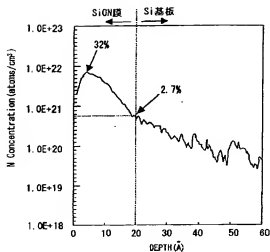
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 寺崎 正
東京都中野区東中野三丁目14番20号 株式
会社日立国際電気内
(72)発明者 小川 雲龍
東京都中野区東中野三丁目14番20号 株式
会社日立国際電気内

Fターム(参考) 5F058 BA01 BC11 BD15 BF73 BF74
BJ01
5F140 AA05 AA24 AA28 AB03 AB09
AC01 AC32 BA01 BC06 BD09
BD15 BE07 BE08 BE09 BF04
BG28 CB01 CB02 CB04